

⑬ 日本国特許庁 (JP)  
 ⑭ 公開特許公報 (A)

⑮ 特許出願公開

昭58—130385

⑯ Int. Cl.<sup>3</sup>  
 G 10 F 1/00  
 G 09 B 15/00  
 G 10 G 1/00

識別記号  
 1 0 1

庁内整理番号  
 6912—5D  
 6548—2C  
 6912—5D

⑰ 公開 昭和58年(1983) 8 月 3 日

発明の数 1  
 審査請求 未請求

(全 15 頁)

⑱ 電子楽器

浜松市中沢町10番1号日本楽器  
 製造株式会社内

⑲ 特 願 昭57—12634

⑳ 出 願 人 日本楽器製造株式会社

㉑ 出 願 昭57(1982) 1 月29日

浜松市中沢町10番1号

㉒ 発 明 者 岡本栄作

㉓ 代 理 人 弁理士 志賀正武

明 細 書

1. 発明の名称

電 子 楽 器

2. 特許請求の範囲

- (1) データ記憶部と、このデータ記憶部に楽曲の演奏に関するデータを蓄込む蓄込み手段と、前記楽曲の再生すべき区間を指定する区間指定手段と、この区間指定手段によつて指定された区間に対応する情報を記憶する区間情報記憶部と、この区間情報記憶部に記憶されている情報に基づいて前記区間指定手段により指定された区間の演奏に関するデータを前記データ記憶部から読出す読出し手段と、この読出し手段によつて読出されたデータを再生する再生手段とを具備してなることを特徴とする電子楽器。
- (2) 前記蓄込み手段は、予めフレーズ番号が記載された楽譜であつて前記楽器に装付された前記楽曲の演奏に関するデータおよび前記楽曲の各フレーズのフレーズ番号に関するデータが各々記憶され

た楽譜と、この楽譜に記憶されているデータを読取ると共にこの読取つたデータを前記データ記憶部に蓄込むデータ入力手段とからなることを特徴とする特許請求の範囲第1項記載の電子楽器。

- (3) 前記データ記憶部は、前記楽曲の演奏に関するデータが記憶される第1の記憶部と、前記フレーズ番号に関するデータがこの第1の記憶部における前記楽曲の演奏に関するデータのフレーズ単位の情報領域を示す情報として記憶される第2の記憶部とからなることを特徴とする特許請求の範囲第2項記載の電子楽器。
- (4) 前記区間指定手段は、鍵盤キーに各々取付けられたキースイッチであることを特徴とする特許請求の範囲第3項ないし第5項記載の電子楽器。
- (5) 前記再生手段は、前記読出し手段によつて読出されたデータに基づいて自動的に楽音発生または押鍵表示または楽音発生および押鍵表示を行なうように構成されていることを特徴とする特許請求の範囲第3項ないし第5項記載の電子楽器。

3. 発明の詳細な説明

この発明は、教習用等に用いて好適な電子楽器に關する。

近年、教習用等に用いられる電子オルガン（電子楽器）として、楽譜の下部に演奏に關するデータを記録した磁気テープを貼付し、この磁気テープのデータを読取つて自動演奏を行ない、あるいは、練習者に鍵盤の押鍵位置を指示する電子オルガンが開発されている。

ところで、電子オルガンの練習者は、特にむずかしいフレーズ等の区間を重点的に繰返し練習するのが通常である。したがつて、練習用の電子オルガンとしては、練習者が指定した任意のフレーズを自動的に再生する（例えば、押鍵位置を指示する）ように構成されていることが望ましい。

そこでこの発明は、練習者が指定した任意の区間を自動的に再生することができる電子楽器を提供するもので、データ記憶部と、このデータ記憶部に楽曲の演奏に關するデータを蓄込む蓄込み手段と、再生すべき区間を指定する区間指定手段と、この区間指定手段によつて指定された区間に対応

する情報を記憶する区間情報記憶部と、この区間情報記憶部に記憶されている情報に基づいて前記区間指定手段により指定された区間の演奏に關するデータを前記データ記憶部から読出す読出し手段と、この読出し手段によつて読出されたデータを再生する再生手段とを各々設け、この再生手段によつて、前記区間指定手段によつて指定された区間に対応する楽曲の演奏が発生せられたり、あるいは押鍵指示がなされるようにしたものである。

以下、この発明による電子楽器を電子オルガンに適用した場合の一実施例について図面を参照しながら詳細に説明する。

第1図は、この発明による電子オルガン（電子楽器）の構成を示すブロック図である。

まず、この電子オルガンの概略を説明する。第1図において、符号1で示すものは楽譜である。この楽譜1には第2図に示すように、予め区間を示す情報としてフレーズ番号①、②、…が付されており、またその下部には磁気テープ8が貼付されている。この磁気テープ8には、第2図に示す

次番まで、またフィニッシュマークより後の先頭アドレスデータは第3図に示すRAM8に第4図に示すように順次蓄込まれる。

次に、RAM8に蓄込まれた演奏データを用いて楽曲再生を行なう場合には、

(A) 通常再生モード

(B) リピート再生モード

の2つのモードがある。

(A) 通常再生モードにおいて楽曲再生を行なう場合は、第1図におけるリピートスイッチ5（オルタネイト型スイッチ）を開状態にした後スタート/ストップスイッチ6（モーメンタリ押鍵スイッチ）を一瞬押す。これにより、RAM8に記憶されている楽曲データが順次読出され、この読出されたデータに基づいて第3図に示した楽曲の全曲が自動的に演奏されると共に、鍵盤における押鍵すべき鍵（キー）が、各キーに対応して各々収められたランプによつて、楽曲の進行順に順次指示される。練習者は、この指示に従つてキー操作の練習を行なう。そして、全曲の自動演奏および押

楽譜の各音符の音高を示す音高コード、各音符あるいは休符の符長（長さ）に対応する値を持つ符長コード（休符の音高コードは「0」である）、和音名を示す和音コードおよび各フレーズの終りを示すフレーズエンドマークが第2図に示す記録フォーマットに従つて各々楽曲の進行順に記録されると共に、これら音高コード、符長コード、和音コード、フレーズエンドマークからなる楽曲データの終りを示すフィニッシュマークが記録されている。またこのフィニッシュマークより後には、前記楽曲データが後述するRAM（ランダムアクセスメモリ）8に蓄込まれた場合の同RAM8における各フレーズの先頭アドレスを示す先頭アドレスデータが、同じく第2図に示すフォーマットにしたがつて記録されている。そして、この楽譜1を、この電子オルガンに設けられた読取機の所定位置から所定位置まで走行させると、磁気テープ8の各データが順次読取られ、読取られたデータのうちフィニッシュマーク以前の楽曲データは第1図に示すRAM8に第4図に示すように順

鍵指示がノリ終した時点で、自動演奏および押鍵指示が自動的に停止される（繰返えされることはない）。

一方、四リビード再生モードにおいて楽曲再生を行なう場合には、まずリビードスイッチを閉状態にし、しばらく後希望するフレーズをフレーズ番号によって指定するフレーズ指定スイッチ（この実施例においては、鍵盤の各キーに対応して設けられるキースイッチが兼用される）を押しながらセツトスイッチ（モメンタリ型押鍵スイッチ）を押す。このような操作を、希望するフレーズに対してこれら各フレーズの希望する演奏順（この演奏順はランダムでよい）に行なうと、RAMには、第1図内（に示すように）希望するフレーズのフレーズ番号がこれら各フレーズの希望する演奏順に順次書込まれる（第1図内は第1フレーズ、第2フレーズ、第3フレーズ、第4フレーズ、第5フレーズの順に演奏させ、かつこのようなフレーズ順の演奏を繰返し行なわせる場合を示している）。次いでスタート/ストップスイ

ッチを押すと、RAMに記憶されているフレーズ番号の読出し順に従って、これらフレーズ番号に対応するフレーズの楽曲データがRAMから読出され、この読出されたデータに基づいて自動演奏が行なわれ、かつこのような自動演奏が、スタート/ストップスイッチが再び押されるまで繰返される。

以下、この電子オルガンを詳細に説明する。

まず、記憶テープ8における楽曲データの記録フォーマットを第3図を参照して詳細に説明する。第3図において矢印Yは、記録されている楽曲データの上流方向（すなわち記憶テープ8から楽曲データを読取る場合における記憶テープ8の走行方向）を示している。この図に示すように、記憶テープ8における楽曲データの記録区分には、まずこの楽曲の第1フレーズに対応する楽曲データが、同第1フレーズにおける最初の音符の音高を示す音高コード（ $\phi 1$ ）、最初の和音名を示す和音コード（ $\phi 1$ ）、最初の音符の符長を示す符長コード（ $\phi 1$ ）、2番目の音符の音高コード（ $\phi 2$ ）

2番目の音符の符長コード（ $\phi 2$ ）、……のようにいずれも8ビットデータとして演奏順に記録され、この第1フレーズにおける最後の音符の符長コードの次にはフレーズの終りを示す8ビットのフレーズエンドマーク（ $P_1$ ）が記録されている。なお和音コードは必要な箇所だけに記録されるようになっている。以下、この第1フレーズに対応する楽曲データに続いて、第2フレーズに対応する楽曲データ、第3フレーズに対応する楽曲データ、……が上述した方法と同様の方法に従って演奏順に記録され、これら各フレーズに対応する楽曲データの終りにはフレーズエンドマーク（ $P_2$ ）、（ $P_3$ ）、……（ $P_n$ ）が記録されている。この場合フレーズエンドマーク（ $P_2$ ）は第2フレーズの終りを示し、フレーズエンドマーク（ $P_3$ ）は第3フレーズの終りを示し、またフレーズエンドマーク（ $P_n$ ）はこの楽曲の最後のフレーズである第nフレーズの終りを示している。次いでフレーズエンドマーク（ $P_n$ ）の次には、楽曲データの終りを示す8ビットのフィニッシュマークが記

録されている。またこのフィニッシュマークより後には、このフィニッシュマーク以前の楽曲データが第1図におけるRAMに記憶された場合の同RAMにおける各フレーズに対応する記憶領域の各先頭アドレスを示す8ビットの先頭アドレスデータが、第1フレーズの楽曲データが記憶された領域の先頭アドレスデータ（ $P_1$ ）、第2フレーズの楽曲データが記憶された領域の先頭アドレスデータ（ $P_2$ ）、……第nフレーズの楽曲データが記憶された領域の先頭アドレス（ $P_n$ ）のようにフレーズ順に記録されている。なお、以上に述べた楽音データ、先頭アドレスデータは並列データとして記録されている。

次に、この電子オルガンの鍵盤部について説明する。第4図はこの電子オルガンの鍵盤部の概図を示す図であり、この図に示すように、鍵盤の各白鍵10、10…の制動部近傍には、左端の白鍵から順次①、②、③、…なるフレーズ番号が付されている。これらのフレーズ番号が付された白鍵10、10…は、これら白鍵10、10…に

各々対応して設けられているキースイッチをフリーズ指定スイッチとして用いる場合に利用される。またこの鍵盤9の各白鍵10、10…および各黒鍵11、11…の後端部近傍には、押鍵位置を示すためのランプ（あるいは発光ダイオード等の発光素子）12、12…が設けられている。

次に再び第1図において、読取装置18は、この電子オルガンの適宜な箇所（に設けられた読取溝中に配設されている磁気ヘッド、この磁気ヘッドによつて磁気テープ8から直列に読取られるデータを8ビット毎に並列データDATAに変換して出力する直列／並列変換部、前記並列データDATAをRAM8またはRAM4に書き込む場合に必要なアドレス情報ADDRを発生させるアドレスカウンタ13a、RAM8またはRAM4に書き込みを発する書き込み発生部、および前記磁気ヘッドによつて読み取られた楽曲データからフィニッシュマークを検出するフィニッシュマーク検出部等からなるものである。次にRAM8は楽曲データを記憶するためのRAM、RAM4は先頭ア

ドレスデータを記憶するためのRAMであり、またR/W制御回路14はRAM8の書き込みおよび読出制御を行なう回路、R/W制御回路15はRAM4の書き込みおよび読出制御を行なう回路である。

ここで操作者が楽譜1を前記読取部の所定箇所から所定箇所へ走行させると、磁気テープ8に記憶されている直列データが順次読取られ並列データDATAとして出力される。この場合、読取装置18は、楽曲データが読取開始される直前においてアドレスカウンタ13aをゼロクリアしアドレス情報ADDRを「0」にする。このアドレス情報ADDRはR/W制御回路14を介してRAM8のアドレス入力端子Aへ供給される。次いで読取装置18は、楽曲データにおける最初の8ビットすなわち第1フレーズの最初の音符に対応する音高コード〈 $\phi$ 1〉を並列データDATAとして出力開始すると、RAM8に対して書き込みを発する。この時RAM8のデータ入力端子D1には前記音高コード〈 $\phi$ 1〉に対応する並列データDATAが

供給されているから、RAM8の〈0〉番地に音高コード〈 $\phi$ 1〉が書き込まれる（第4図（f）参照）。読取装置18は、この書き込み動作が終了したらアドレスカウンタ13aをインクリメントする。この結果RAM8のアドレス入力端子Aには「1」が供給される。次に読取装置18は、楽曲データにおける2番目の8ビットすなわち和音コード（ $\phi$ 2）を出力開始したらRAM8に対し書き込みを発する。この結果RAM8の〈1〉番地に和音コード（ $\phi$ 2）が書き込まれる。以下、同様に、磁気テープ8から読取られた楽曲データ（フレーズエンコードを含む）は、第4図（f）に示すように、RAM8に順次書き込まれて行く。そしてフィニッシュマークが読取装置18に読取られると、読取装置18はこのフィニッシュマークをRAM8に書き込んだ後アドレスカウンタ13aをゼロクリアし、以降アドレス情報ADDRをR/W制御回路15を介してRAM4のアドレス入力端子Aへ供給する。次に読取装置18は、先頭アドレスデータにおける最初の8ビット、すなわちRAM8にお

ける第1フレーズに対応する楽曲データ用記憶領域の先頭アドレス〈P1〉（この場合は「0」）を並列データDATAとして出力開始した時にRAM4に対して書き込みを発する。この時RAM4のデータ入力端子D1には前記先頭アドレス〈P1〉に対応する並列データDATAが供給されているから、RAM4の〈0〉番地に前記先頭アドレス〈P1〉が書き込まれる（第4図（g）参照）。読取装置18は、この書き込み動作が終了したらアドレスカウンタ13aをインクリメントする。次に読取装置18は、先頭アドレスデータにおける2番目の8ビット、すなわち先頭アドレス〈P2〉（この場合は値「1」）を出力開始した時にRAM4に対し書き込みを発する。この結果RAM4の〈1〉番地に先頭アドレス〈P2〉が書き込まれる。以下同様に、磁気テープ8から読取られた先頭アドレスデータは、第4図（g）に示すように、RAM4に順次書き込まれて行く。

以上が、磁気テープ8の楽曲データおよび先頭アドレスデータがRAM3およびRAM4に各々

書き込まれる過程である。次に、RAM3に書き込まれた楽曲データに基づいて楽曲を再生する場合について説明する。

最初に、(A)通常再生モードの場合について説明する。

まず、(A)通常再生モードにおいて動作する各構成要素の概略から説明する。第1図において、データ判別/振分回路16は、RAM3から順次供給される並列データを、音高コード、和音コード、符長コード、フレイズエンドマーク、フィニツシユマークのうちのいずれであるか判別し、この判別結果に基づいてこれらデータを振分ける回路であり、前記データが音高コードである場合は同データを第1のデータ出力端子D01から出力すると共に信号NT(1<sup>st</sup>のバース信号)を出力し、前記データが和音コードである場合は同データを第2のデータ出力端子D02から出力すると共に信号CH(1<sup>st</sup>のバース信号)を出力し、前記データが符長コードである場合は同データを第3のデータ出力端子D03から出力すると共に信号LN(

1<sup>st</sup>のバース信号)を出力し、前記データがフレイズエンドマークである場合は信号PE(1<sup>st</sup>のバース信号)のみを出力し、前記データがフィニツシユマークである場合は信号FN(1<sup>st</sup>のバース信号)のみを出力するようになっている。

メロディ音高レジスタ17は、データ判別振分回路16から出力される音高コードを一時記憶するためのレジスタであり、その出力は押鍵表示装置18とメロディ音形成回路19とへ各々供給されている。

押鍵表示装置18は、メロディ音高レジスタ17の出力(音高コード)をデコードするデコーダと、このデコーダの出力を各々増幅するキーと同数の増幅器と、これら増幅器の出力によつて駆動されるランプ12、12、……とを有してなるもので、メロディ音高レジスタから音高コードが出力されると、同音高コードに対応するキーのランプ12が点灯するようになっている。

メロディ音形成回路19は、メロディ音高レジスタ17の出力(音高コード)または鍵盤回路20

の出力(キーコードKC)に対応する音高(周波数)を有し、この電子オルガンの操作パネル(図示略)に設けられた音色指定スイッチによつて指定された音色およびエンベロープを有する楽音信号を形成し、増幅器21を介してスピーカ22へ出力するものである。

鍵盤回路20は、鍵盤9の各キー10、10、…、11、11、…に各々対応して設けられたキー操作検出用のキースイッチと、これら各キースイッチの出力をコード化するエンコーダとを有してなる回路であり、押鍵されたキーの音高に対応するキーコードKCを出力するようになっている。和音レジスタ23は、データ判別振分回路16から出力される和音コードを一時記憶するためのレジスタであり、その出力は伴奏音形成回路24へ供給されている。

符号25は楽曲の演奏テンポの基本となる任意周期のテンポクロックT-CLKを発生するテンポクロック発生器である。また自動パターン信号発生回路26は、このテンポクロックT-CLK

に基づいて、伴奏音を発生させる場合に必要第1のパターン信号およびリズム音を発生させる場合に必要第2のパターン信号を各々発生するものであり、前記第1のパターン信号は伴奏音形成回路26へ供給され、また第2のパターン信号はリズム音源回路27へ供給される。

伴奏音形成回路24は、和音レジスタ23から供給される和音コードに対応する和音を用いた伴奏音信号を、自動パターン信号発生回路26から供給される第1のパターン信号に従つて形成し出力する回路であり、またリズム音源回路27は、この電子オルガンの操作パネルに設けられるリズム指定スイッチ(図示略)によつて指定されたリズムに対応するリズム音を発生させるためのリズム音信号を、自動パターン信号発生回路26から供給される第2のパターン信号に従つて形成し出力する回路である。そして伴奏音形成回路24が出力する伴奏音信号と、リズム音源回路27が出力するリズム音信号とは、前記メロディ音形成回路19が出力する楽音信号にミキシングされる。

次に、符長レジスタ28は、データ判別差分回路16から出力される符長コードを一時記憶するためのレジスタであり、その出力は比較回路29の一方のデータ入力端子D I 1へ供給されている。また符長カウンタ30はクロック入力端子C K Kに供給されるテンポクロックT-C L Kを計数するカウンタであり、その計数出力は比較回路29の他方のデータ入力端子D I 2へ供給されている。比較回路29は、データ入力端子D I 1に供給されたデータとデータ入力端子D I 2に供給されたデータとを比較することにより、符長レジスタ28に記憶されている符長コードに対応する符長分の時間が経過したか否かを検出するために設けられたものであり、前記データ入力端子D I 1、D I 2に供給された両データが等しい場合、比較出力端子Cから信号E Q (‘1’信号)を出力する。

ここで、(A)通常再生モードにおいて楽曲再生が開始される直前の状態から説明する。この場合、符号31で示すトリガフリップフロップはリセット状態になっており、したがってこのトリガフ

リップフロップ31のセット出力端子Qから出力される信号P L A Yは‘0’信号となっている。信号P L A Yはインバータ32、33、34を各々介してメロディ音高レジスタ17、和音レジスタ23、自動パターン信号発生回路26の各リセット入力端子Rへ供給されている。したがってメロディ音高レジスタ17、和音レジスタ23、自動パターン信号発生回路26の各リセット入力端子Rには‘1’信号が供給されることになり、この結果これらメロディ音高レジスタ17、和音レジスタ23、自動パターン信号発生回路26は全てリセット状態となっている。またこの場合、リピートスイッチ5は開状態にされており、したがって、信号R E P E A Tは‘0’信号となっている。この信号R E P E A Tは、RAM4の出力データをR/W制御回路14のデータ入力端子D Iへ転送するためのゲート回路35のエンペール入力端子Eへ供給されている。したがって、ゲート回路35はこの場合遮断状態であり、R/W制御回路14のデータ入力端子D Iには値‘0’が供給されている。

また前記信号R E P E A Tは、インバータ36によつて‘1’信号に反転されてアンドゲート37、38の各一方の入力端子へ供給されている。

さて以上の状態において、操作者がスタート/ストップスイッチ6を一瞬押すと、同スタート/ストップスイッチ6が閉じている間、差分回路40の入力端子と、トリガフリップフロップ31のトリガ入力端子Tとへ各々‘1’信号が供給される。差分回路40は、前記‘1’信号が入力されると、その立上り時点から各々所定時間幅の‘1’の脉冲信号を出力し、アンドゲート41の一方の入力端子へ供給する。一方トリガフリップフロップ31はスタート/ストップスイッチ6から‘1’信号が供給されるとその立上り時点においてセット状態になる。この結果信号P L A Yは‘0’信号から‘1’信号になる。この‘1’信号となつた信号P L A Yは、前記メロディ音高レジスタ17、和音レジスタ23を各々リセット状態から解放して動作可能状態にすると共に、自動パターン信号発生回路26を動作開始させる。またこの時トリガフリップフロップ31の

リセット出力端子Qの出力は‘1’信号から‘0’信号になる。このリセット出力端子Qの出力は遅延回路42を介してアンドゲート41の他方の入力端子へ供給される。ここで遅延回路42は、この電子オルガンのシステムクロックを用いて信号の遅延を行なわせるもので、その遅延時間は前記差分回路40が出力するパルス信号のパルス幅より僅かに長くなっている。したがってこの場合、アンドゲート41の出力端子からは、差分回路40が出力する前記2つのパルス信号のうちの同量分回路40の入力信号の立上りに対応するパルス信号と同一タイミングの‘1’のパルス信号S T R Tが出力される。このパルス信号S T R Tは、アンドゲート38の他方の入力端子に供給される。この結果アンドゲート38の出力端子から‘1’のパルス信号が出力され、このパルス信号はオアゲート43を介してR/W制御回路14のプリセット入力端子P S Kに供給される。R/W制御回路14は、プリセット入力端子P S Kにこの‘1’のパルス信号が供給されると、データ入力端子D Iに供給されて

いるデータ(この場合は「0」)を、このR/W制御回路14内に設けられているアドレスカウンタ14aにプリセットする。そしてR/W制御回路14は以後、このアドレスカウンタ14aの計数出力をRAM3のアドレス入力端子Aへ供給する。この結果RAM3の〈0〉番地のデータ、すなわち第4図印に示す音高コード〈♯1〉が読出され、同RAM3のデータ出力端子DOから出力される。データ判別振分回路16は、この音高コード〈♯1〉が入力されると、同音高コード〈♯1〉が音高コードであると判別し、同音高コード〈♯1〉をデータ出力端子DO1から出力し、同時に信号NT(1<sup>st</sup>のバース信号)を出力する。この信号NTがメロディ音高レジスタ17のロード端子LDに供給されると、同メロディ音高レジスタ17に前記音高コード〈♯1〉がロードされる。また信号NTは、この信号NTと信号CHと信号P<sub>2</sub>と信号EQとをオアするオアゲート44に入力される。この結果オアゲート44の出力端子からは1<sup>st</sup>のバース信号が出力され、このバース信号はアンドゲート37の他方の入力端子へ供給される。この場合アンドゲート37の一方の入力端子には1<sup>st</sup>の信号が供給されているから、このアンドゲート37の出力端子から同じく1<sup>st</sup>のバース信号が出力され、このバース信号はオアゲート45の一方の入力端子へ供給される。この結果、オアゲート45からは1<sup>st</sup>のバース信号が、RAM3の次の番地の読出を意味する信号NEXTとして出力される。

R/W制御回路14は、この信号NEXTが供給されると、アドレスカウンタ14aをインクリメントする。この結果RAM3の〈1〉番地のデータ、すなわち和音コード〈♯1〉が読出され、同RAM3からデータ判別振分回路16へ供給される。データ判別振分回路16は、この和音コード〈♯1〉が和音コードであると判別して、同和音コード〈♯1〉をデータ出力端子DO2から出力し、同時に信号CH(1<sup>st</sup>のバース信号)を出力する。この信号CHが和音レジスタ23のロード端子LDに供給されると、同和音レジスタ23に前記和音コード〈♯1〉がロードされる。またこの

信号CHはオアゲート44に入力される。したがってこの場合も前述した動作と同様の動作により信号NEXTが出力される。

R/W制御回路14は、この信号NEXTが供給されると、アドレスカウンタ14aをインクリメントする。この結果RAM3の〈2〉番地のデータ、すなわち符長コード〈♯1〉が読出され、同RAM3からデータ判別振分回路16へ供給される。データ判別振分回路16は、この符長コード〈♯1〉が符長コードであると判別して同符長コード〈♯1〉をデータ出力端子DO3から出力し、同時に信号LN(1<sup>st</sup>のバース信号)を出力する。この信号LNが符長レジスタ28のロード端子LDに供給されると、同符長レジスタ28に、前記符長コード〈♯1〉がロードされる。ところで、この信号LNはオアゲート44には入力されていない。したがってこの場合は、信号NEXTは発生されない。

以上の動作すなわち、RAM3の〈0〉～〈2〉番地から音高コード〈♯1〉、和音コード〈♯1〉、符長コード〈♯1〉が順次読み出され、これら各コードがメロディ音高レジスタ17、和音レジスタ23、符長レジスタ28に順次ロードされる動作は同時にこなされる。したがって、この場合メロディ音形成回路19が音高コード〈♯1〉に基づいて形成する楽音信号と、伴奏音形成回路24が自動パターン信号発生回路26の出力と和音コード〈♯1〉に基づいて形成する伴奏音信号と、リズム音源回路27が自動パターン信号発生回路26の出力に基づいて発生するリズム音信号とは略んど同時にミキシング開始され、かつスピーカ22から放音開始される。またこの場合、押鍵表示装置18においては、音高コード〈♯1〉に対応するキーのランプ12が点灯開始される。

一方、前記スタート/ストップスイッチ6が押された時にアンドゲート41から出力された1<sup>st</sup>のバース信号48TRTは、オアゲート47の一方の入力端子へ供給される。このオアゲート47の出力は符長カウンタ30のリセット入力端子Rに供給されるから、同符長カウンタ30は前記バ

以上の動作すなわち、RAM3の〈0〉～〈2〉番地から音高コード〈♯1〉、和音コード〈♯1〉、

ス信号48TRTが出力された時点でゼロクリアされ、この時点からテンポクロックT-CLKを計数開始している。そして、この符長カウンタ30の計数出力(テンポクロックT-CLKの計数値)が、符長レジスタ28に記憶されている前記符長コード<#1>の値に一致すると、すなわち、符長コード<#1>に対応する符長分の時間(但し、テンポクロックT-CLKを単位時間とした場合)が経過すると、比較回路29の比較出力端子Cから信号EQ(“1”信号)が出力される。

この信号EQはオアゲート47の他方の入力端子に供給されるため符長カウンタ30はこの時再びゼロクリアされ、また同信号EQはオアゲート44に供給される結果オアゲート45から信号NEXTが発生される。この結果アドレスカウンタ14はインクリメントされ、RAM3の<3>番地のデータすなわち音高コード<#2>が読み出されてデータ判別選分回路16へ供給される。データ判別選分回路16は、この音高コード<#2>をデータ出力端子D01から出力し、同時に信号

NTを出力する。この結果メロディ音高レジスタ17には音高コード<#2>がロードされる。また信号NTはオアゲート44に供給されているから再び信号NEXTが発生される。この結果アドレスカウンタ14は再びインクリメントされ、RAM3の<4>番地のデータ、すなわち符長コード<#2>が読出される。データ判別選分回路16は、この符長コード<#2>をデータ出力端子D01から出力し、信号LNを出力する。この結果、符長コード<#2>は符長レジスタ28にロードされる。以上に述べた音高コード<#2>のRAM3からの読出しおよびメロディ音高レジスタ17へのロードと、符長コード<#2>のRAM3からの読出しおよび符長レジスタ28へのロードとは同時にこなされる。したがって、前記符長コード<#1>に対応する符長分の時間が経過すると、スピーカ22の出力は、音高コード<#2>に基づいて形成される楽音信号と、自動パターン信号発生回路26の出力と和音コード<#1>とに基づいて形成される伴奏音信号と、

自動パターン信号発生回路26の出力に基づいて発生されるリズム信号とがミキシングされたものの電化し、また押鍵表示装置18においては、音高コード<#1>に対応するキーのランプ12が点灯し、音高コード<#2>に対応するキーのランプ12が点灯開始する。

以下、全く同様の動作によりRAM3の<5>番地以降のデータが読出され、読み出されたデータ(音高コード、和音コード、符長コード)に基づいて楽音信号、伴奏音信号、リズム音信号が発生されると共に、押鍵表示装置18におけるランプ12、12、…が順次点灯されてゆく。

ここで、RAM3のデータ読出しが進み、今RAM3の<1-1>番地からフリーズエンドマーク<P1>が読出された場合、データ判別選分回路16は同フリーズエンドマーク<P1>をフリーズエンドマークであると判別して信号PEを出力する。ただしこの場合データ判別選分回路16は、同フリーズエンドマーク<P1>をデータ出力端子D01、D02、D03のいずれからも出

力しない。前記信号PEはオアゲート44に入力されているから、オアゲート45から信号NEXTが発生されアドレスカウンタ14はインクリメントされ、直ちにRAM3の<1>番地のデータが読出されることになる。すなわち(A)通常再生モードにおいては、RAM3からフリーズエンドマークが読出された場合、同フリーズエンドマークは使用されず、直ちに次の番地のデータ(次のフリーズのデータ)が読出されるようになる。なお、データ判別選分回路16から出力された信号PEは、RW制御回路48に供給されているが、この(A)通常再生モードにおいてはRW制御回路48は動作しない。

次に、RAM3から楽曲データの終りを示すフイニッシュマークが読み出されると、データ判別選分回路16はこのフイニッシュマークを判別して信号FNを出力する。この信号FNはトリガリップフロップ31のリセット入力端子Rへ供給され、同トリガリップフロップ31のリセット状態にする。この結果信号PLAYは“0”信号になり、



この(A)通常再生モードは終了される。

なお、この(A)通常再生モードは、スタート/ストップスイッチ6を再度押すことによつても終了させることができる。すなわち、スタート/ストップスイッチ6が再び押されると、トリガフリップフロップ31のトリガ入力端子Tに「1」信号が供給され、この「1」信号の立上りて同トリガフリップフロップ31はリセット状態へ反転する。この結果信号PLAYは「0」信号となる。

このように、(A)通常再生モードにおいては、スタート/ストップスイッチ6を一度押すと、RAM3の楽曲データが順次読出されて楽曲再生および押鍵指示がなされ、また全ての楽曲データの読出しが完了すると楽曲再生、押鍵指示は自動的に終了する。

次に、(B)リビート再生モードの場合について説明する。

この(B)リビート再生モードの場合、操作者(練習者)は、まず希望するフレーズをこれら希望する各フレーズの演奏順に、フレーズ番号を用いて

指定する。以下、この指定操作およびこの指定操作がなされた時の回路動作を、第1フレーズと第3フレーズとを、第1フレーズ、第1フレーズ、第3フレーズ、第3フレーズ、第3フレーズの順に演奏させ、かつこの演奏を繰返させる場合を例にして説明する。

まずこの(B)リビート再生モードにおいて動作する各構成要素の概略から説明すると、R/W制御回路48は、RAM8の書込動作および読出動作を制御するための回路であり、RAM8の番地を指定するためのアドレスカウンタ48aを有してなっている。また読データフレーズ番号変換回路49は、鍵盤回路20から供給されるキーコードKCを対応するフレーズ番号に変換する回路であり、この読データフレーズ番号変換回路49からは、第5図に示す鍵盤9において、最左端から番目の白鍵10が押鍵されると「1」が出力され、2番目の白鍵10が押鍵されると「2」が出力され、以下3番目、4番目……の白鍵10に対しては「3」、「4」……が各々出力されるようになっている。

さて操作者は、フレーズ番号の指定操作に先立つて、まずリビートスイッチ5を閉状態にする。このリビートスイッチ5が閉じられると、信号REPEATが「1」信号に移行し、同時に数分回路50から「1」のパルス信号IREPEATが出力される。前記信号REPEATはゲート回路35のエネブル入力端子Eに供給されており、したがって同ゲート回路35はRAM4のデータ出力端子DOとR/W制御回路14のデータ入力端子DIとを接続する。またこの信号REPEATはアンドゲート46、51、52の各一方の入力端子に供給されると共に、アンドゲート53の第2入力端子に供給される。またこの信号REPEATはインバータ36を介してアンドゲート37、38の各一方の端子へ供給される。この結果これらアンドゲート37、38は閉状態になる。

一方前記パルス信号IREPEATはR/W制御回路48に供給される。R/W制御回路48は、このパルス信号IREPEATが供給されると、アドレスカウンタ48aに「0」をプリセットし、同

アドレスカウンタ48aの計数出力をRAM8のアドレス入力端子Aへ出力すると共に、同RAM8に対して書込指令を発する。この場合、RAM8のデータ入力端子DIには「0」が供給されるようになっているから(なぜならまだキー操作は行なわれていない)、RAM8の〈0〉番地に「0」が書込まれる。R/W制御回路48はこの書込動作が終了すると、直ちにアドレスカウンタ48aをインクリメントし、次いでRAM8に対し書込指令を発する。この結果RAM8の〈1〉番地に「0」が書込まれる。以下同様にして、R/W制御回路48は、RAM8の〈2〉番地以降の全番地に「0」を書込む。そしてR/W制御回路48はRAM8の全番地に「0」を書込んだ時点で、書込動作を停止する。なお、アドレスカウンタ48aはRAM8の全番地を指示するのに必要な分だけのビット数しか有していないから、RAM8の全番地のゼロクリアを完了した時点においては、その計数出力は「0」に戻る。

このように、リビートスイッチ5が閉じられる

と、RAM 8の全番地がゼロクリアされる。なおこのゼロクリアは瞬時に行なわれる。

次に操作者は、鍵盤9における最左端の白鍵10を押鍵しながら、セツトスイッチ7を押す。前記最左端の白鍵10を押鍵されると、鍵盤回路20から同白鍵10に対応するキーコードKCが出力され、鍵データフリーズ番号変換回路49へ供給される。この結果、鍵データフリーズ番号変換回路49から値「1」が出力され、RAM 8のデータ入力端子D Iへ供給される。一方、前記セツトスイッチ7が/瞬押されると、アンドゲート52の出力端子から、フリーズ番号のセツトを意味する信号SET ('1'のパルス信号)が出力され、R/W制御回路48へ供給される。R/W制御回路48は、この信号SETが供給されると、アドレスカウンタ48aの計数出力(この場合は「0」)をRAM 8のアドレス入力端子Aへ供給すると共に、同RAM 8に対して書き込み命令を発する。この場合、RAM 8のデータ入力端子D Iには前述したように値「1」が供給されているから、RAM 8の〈0〉

番地に「1」が書き込まれる(第4図付参照)。R/W制御回路48はこの書き込み動作が終了するとアドレスカウンタ48aをインクリメントする。次に操作者は前記最左端の白鍵10を押鍵したまま、両端セツトスイッチ7を押す。セツトスイッチ7が押されるとアンドゲート52から信号SETが出力されてR/W制御回路48へ供給される。R/W制御回路48はこの信号SETが供給されると、アドレスカウンタ48aの計数出力(この場合は「1」)をRAM 8のアドレス入力端子Aへ供給し、同RAM 8に対し書き込み命令を発する。この場合、RAM 8のデータ入力端子D Iには、鍵データフリーズ番号変換回路49から前記最左端の白鍵10に対応して値「1」が供給されているから、RAM 8の〈1〉番地に値「1」が書き込まれる。この書き込み動作が終了するとR/W制御回路48はアドレスカウンタ48aをインクリメントする。以下、同様にして、操作者が鍵盤9における左から3番目の白鍵10を押したままセツトスイッチ7を3回押すと、RAM 8の〈2〉〜〈4〉番地に値「3」が

順次書き込まれる(第4図付参照)。なおこの場合RAM 8の〈8〉番地以降はゼロクリアされたままとなっている。

このように、操作者が白鍵10、10、……とセツトスイッチ7を用いて、希望する各フリーズを、これら希望する各フリーズの演奏順に指定すると、RAM 8にこれら希望する各フリーズのフリーズ番号が希望する演奏順に記憶される。

次に、(B)リビート再生モードにおいて楽曲再生が行なわれる場合を、上述したRAM 8の記憶データを用いて説明する。

この場合、操作者は、リビートスイッチ5を閉状態にしたまま、スタート/ストップスイッチ6を一瞬押す。このスタート/ストップスイッチ6が押されると、(A)通常再生モード時に述べたように、トリガフリップフロップ31のセツト出力端子Qから出力される信号PLAYは「1」信号となり、またアンドゲート41からパルス信号DSTRTが出力される。「1」信号となつた信号PLAYは、メロディ音高レジスタ17、和音レジスタ23を

各々リセツト状態から解放して動作可能状態にすると共に、自動パターン信号発生回路26を動作開始させる。

一方、アンドゲート41から出力された「1」のパルス信号DSTRTは、オアゲート54の一方の入力端子に供給される。この場合、オアゲート54の他方の入力端子には「0」信号が供給されるようになってから、同オアゲート54からは「1」のパルス信号が出力され、アンドゲート53の第2入力端子へ供給される。このアンドゲート53の第1、第3入力端子には信号REPEAT、信号PLAYが各々供給されており、これら両信号は今共に「1」信号となつているから、アンドゲート53は、「1」信号ISET(イニシャルセツト用信号)を出力する。R/W制御回路48は、この信号ISETが供給されるとアドレスカウンタ48に「0」をリセツトし、その計数出力をRAM 8のアドレス入力端子Aへ供給する。この結果RAM 8の〈0〉番地のデータすなわちフリーズ番号「1」が読み出され、同RAM 8のデータ出力端子D Oから出力

される(第4図付参照)。このRAM 8のデータ出力端子D0から出力されたフリーズ番号「1」は、R/W制御回路15に供給され、同R/W制御回路15に設けられたアドレスカウンタ15aにプリセットされる。次いでR/W制御回路15はアドレスカウンタ15aをデクリメントした後、同アドレスカウンタ15aの計数出力を(この場合は値0)RAM 4のアドレス入力端子Aへ供給する。この結果RAM 4の<0>番地のデータ、すなわち先頭アドレス<P<sub>1</sub>>(この場合は値0)が読出される(第4図付参照)。このRAM 4から読出された値0は、RAM 4のデータ出力端子D0から出力され、ゲート回路35を介してR/W制御回路14のデータ入力端子D1へ供給される。

また一方、前記アンドゲート53から出力された信号ISET('1'のパルス信号)は、オアゲート55の一方の入力端子に供給される。したがって同オアゲート55から'1'のパルス信号が出力され、このパルス信号は、アンドゲート51の他方の入力端子へ供給される。このアンドゲート51

の一方の入力端子に供給されている信号REPEATはこの場合'1'信号であるから、同アンドゲート51は、'1'のパルス信号を出力し、同'1'信号をオアゲート43を介してR/W制御回路14のプリセット入力端子PSへ供給する。R/W制御回路14はプリセット入力端子PSに'1'信号が供給されると、前述したデータ入力端子D1に供給されている値0をアドレスカウンタ14aにプリセットし、同アドレスカウンタ14aの計数出力をRAM 3のアドレス入力端子Aへ供給する。この結果RAM 3の<0>番地のデータ、すなわち第0フレーズの最初の音高コードである音高コード<#1>が読出される(第4図付参照)。データ判別回路16はこの音高コード<#1>が供給されると、同音高コード<#1>をデータ出力端子D01から出力し、同時に信号NT('1'のパルス信号)を出力する。この信号NTは前記音高コード<#1>をメロディ音高レジスタ17へロードする。またこの信号NTは、同信号NTと信号CHと信号EQとをオアするオアゲート56に入力される。この

結果オアゲート56から'1'のパルス信号が出力され、このパルス信号は、アンドゲート46を介してオアゲート45の他方の入力端子へ供給される。この結果信号NEXTが発生され、この信号NEXTによつてアドレスカウンタ14aはインクリメントされる。以下、(A)通常再生モード時の動作と同様の回路動作に従つてRAM 3の<1>番地以降のデータが順次読出され、音高データはメロディ音高レジスタ17へ、和音コードは和音レジスタ23へ、また符長コードは符長レジスタ28へ各ロードされ、第0フレーズの楽曲再生が行なわれてゆく。

そして、第0フレーズの楽曲再生が終了し、RAM 3の<1-1>番地から第0フレーズの終りを示すフリーズエンドマーク<P<sub>1</sub>>が読出されると、データ判別回路16は、信号PE('1'のパルス信号)を出力する。この信号PEはR/W制御回路48へ供給される。R/W制御回路48は信号PEが供給されると、アドレスカウンタ48aをインクリメントする。この結果RAM 8の<1>

番地のデータ、すなわち2番目のフリーズ番号「1」が読出される(第4図付参照)。このRAM 8から読出されたフリーズ番号「1」は、R/W制御回路15のアドレスカウンタ15aにプリセットされる。R/W制御回路15は、アドレスカウンタ15aをデクリメントし、同アドレスカウンタ15aの計数出力(この場合は値0)をRAM 4のアドレス入力端子Aへ供給する。この結果RAM 4の<0>番地のデータ、すなわち先頭アドレス<P<sub>1</sub>>(この場合は値0)が再び読出される(第4図付参照)。このRAM 4の<0>番地から読出された値0は、ゲート回路35を介してR/W制御回路14のデータ入力端子D1へ供給される。

また一方、データ判別回路16から出力された信号PEは、オアゲート55の他方の入力端子へ供給される。この結果、オアゲート55からは'1'のパルス信号が出力され、この'1'のパルス信号はアンドゲート51、オアゲート43を順次介してR/W制御回路14のプリセット入力端子PS

へ供給される。R<sub>1</sub>W制御回路14は、プリセット入力端子P8にこの1'のパルス信号が供給されると、前述したデータ入力端子D1に供給されている値「0」をアドレスカウンタ14aにプリセットし、同アドレスカウンタ14aの計数出力をRAM3のアドレス入力端子Aへ供給する。この結果RAM3の〈0〉番地のデータ、すなわち音高コード〈#1〉が読み出される(第4図(付)参照)。この音高コード〈#1〉が読出された後の動作は、前述した第1フレーズの楽曲再生時に於ける動作と全く同様である。

このようにしてRAM3からは、再び第1フレーズの楽曲データが読み出され、音高データはメロダイ音高レジスタ17へ、和音コードは和音レジスタ23へ、また符長コードは符長レジスタ28へ各々ロードされ、第1フレーズの2回目の楽曲再生が行なわれる。

そして、この2回目の第1フレーズの楽曲再生が終了し、RAM3の〈1-1〉番地からフレーズエンドマーク〈P<sub>1</sub>〉が読出されると、データ

3フレーズの最初の音高コード)が読み出される(第4図(付)参照)。以下、第1フレーズの楽曲再生時と全く同様にして、RAM3の〈j〉番地以降に記憶されている第3フレーズの楽曲データが順次読み出され、第3フレーズの楽曲再生が行なわれてゆく。

そして、この第3フレーズの楽曲再生が終了し、RAM3から第3フレーズの終りを示すフレーズエンドマーク〈P<sub>3</sub>〉が読出されると、データ判別振分回路16は信号P<sub>3</sub>を発生する。この信号P<sub>3</sub>が発生されると、アドレスカウンタ48aがインクリメントされ、RAM8の〈3〉番地のデータ、すなわち2番目のフレーズ番号「3」が読み出される。しかして以下、j回目の第3フレーズの楽曲再生時と全く同様の動作に従い、2回目の第3フレーズの楽曲再生が行なわれてゆく。

そして、この2回目の第3フレーズの楽曲再生が終了し、RAM3からフレーズエンドマーク〈P<sub>3</sub>〉が読み出されると、データ判別振分回路16から再び信号P<sub>3</sub>が出力される。この信号P<sub>3</sub>

判別振分回路16は再び信号P<sub>3</sub>が発生する。R<sub>1</sub>W制御回路48はこの信号P<sub>3</sub>が供給されると、アドレスカウンタ48aをインクリメントする。この結果RAM8の〈2〉番地のデータ、すなわちフレーズ番号「3」が読出される(第4図(付)参照)。この読出されたフレーズ番号「3」は、R<sub>1</sub>W制御回路15のアドレスカウンタ15aにプリセットされる。次いでR<sub>1</sub>W制御回路15は、アドレスカウンタ15aをデクリメントする。この結果RAM4の〈2〉番地のデータ、すなわち先頭アドレス〈P<sub>3</sub>〉(この場合は値「j」)が読出され、この値「j」はゲート回路35を介してR<sub>1</sub>W制御回路4のデータ入力端子D1へ供給される(第4図(付)参照)。

一方、前記信号P<sub>3</sub>は、オアゲート55、アンドゲート51、オアゲート43を順次介してR<sub>1</sub>W制御回路14のプリセット入力端子P8に供給される。この結果、アドレスカウンタ14aに、値「j」がプリセットされる。この結果RAM3の〈j〉番地から音高コード〈#1'〉(すなわち第j出力されると、アドレスカウンタ48aがインクリメントされ、RAM8の〈4〉番地のデータ、すなわち3番目のフレーズ番号「3」が読み出される。しかして以下、j回目および2回目の第3フレーズの楽曲再生時と全く同様の動作に従い、3回目の第3フレーズの楽曲再生が行なわれてゆく。

そして、この3回目の第3フレーズの楽曲再生が終了し、RAM3からフレーズエンドマーク〈P<sub>3</sub>〉が読出されると、データ判別振分回路16から再び信号P<sub>3</sub>が出力される。この信号P<sub>3</sub>が出力されると、アドレスカウンタ48aがインクリメントされ、RAM8の〈5〉番地のデータ、すなわち値「0」が読出される。ここでRAM8のデータ出力端子D0から出力されるデータの全ビットは、ノアゲート57によつて否定和をとられるようになっており、したがつてこの場合、ノアゲート57からは1'信号が出力される。このノアゲート57が出力する1'信号は、オアゲート54を介してアンドゲート53の第2入力端子へ供給

される。この結果信号 I S E T が出力される。

この信号 I S E T は、この回リビート再生モードにおいてスタート/ストップスイッチ<sup>(6)</sup>が最初に押された時にも発生された信号であり、この信号 I S E T が発生されると前述のようにアドレスカウンタ 4 8 a に「0」がプリセットされて、この回リビート再生モードにおける楽曲再生が再び最初から繰返される。すなわちこの場合、第 1 フレーズと第 3 フレーズの楽曲が再び第 1 フレーズ、第 3 フレーズ、第 3 フレーズ、第 3 フレーズ、第 3 フレーズの順に再生される。そしてこの場合においても、3 回目の第 3 フレーズの楽曲再生が終了すると、ノアゲート 5 7 から「1」信号が出力され、この結果信号 I S E T が再び出力される。

このように、この回リビート再生モードにおいては、再生すべきフレーズが、R A M 8 の〈0〉番地から順次読出されるフレーズ番号によつて決定されてゆく。そして R A M 8 に記憶されている全フレーズ番号に対応するフレーズの再生が終了すると、これら各フレーズの再生が再び始めから

繰返される。

この繰返しは、スタート/ストップスイッチ 6 が再び押された時に終了する。すなわち、スタート/ストップスイッチ 6 が押されると、トリガフリップフロップ 3 1 はリセット状態になり、この結果信号 P L A Y は「0」信号になる。信号 P L A Y が「0」信号になると、メロディ音高レジスタ 1 7、和音レジスタ 2 3、自動パターン信号発生回路 2 6 は全てリセット状態にされ、楽曲再生は停止される。

なお、この回リビート再生モードにおいて、R A M 8 の全番地にフレーズ番号が書き込まれている場合は、前記ノアゲート 5 7 は「1」信号を出力することとはなく、しがつて R A M 8 に記憶されている全フレーズ番号に対応するフレーズの楽曲再生が終了した時点においても信号 I S E T が発生されることはないが、この場合は、アドレスカウンタ 4 8 a がオーバーフローして自動的に R A M 8 の〈0〉番地が指定され、これによつてこれら各フレーズの再生が再び始めから繰返されるこ

とになる。

なお、以上に説明したこの実施例においては、楽曲データ等を、磁気テープ 2 から読取装置 1 3 を介して R A M 3 に記憶させるようにしたが、これを、鍵盤 9 と、この鍵盤 9 の各キーを符長、休符、フレーズ等を指定するために用いる場合の制御スイッチと、その他のプログラムスイッチ等を用いて R A M 3 に記憶させることも勿論可能である。またこの実施例においては、楽曲をフレーズ単位で再生し得るようにしたが、これを小節単位で再生するようにしても勿論かまわない。さらにまた、前記実施例においては、回リビート再生モードにおいてなされる楽曲再生は、スタート/ストップスイッチ 6 が再び押されるまで繰返したされるものとしたが、この回リビート再生モードにおいても、R A M 8 に記憶されている全てのフレーズ番号に対応するフレーズの再生が一連終了した時点で、楽曲再生が自動的に停止されるように構成してもよい。また、前記実施例においては回リビート再生モードにおいて、第 1 フレーズ、

第 1 フレーズ、第 3 フレーズ、第 3 フレーズ、第 3 フレーズなる順の楽曲再生を行う場合を例にして示したが、この回リビート再生モードにおいては、任意のフレーズを任意のフレーズ番号順に指定することができる。例えばこの場合、希望する各フレーズを第 5 フレーズ、第 1 フレーズ、第 1 フレーズ、第 9 フレーズ、第 2 フレーズ、第 9 フレーズのようにランダムに指定してもよい。

以上の説明から明らかなように、この発明による電子楽器は、データ記憶部と、このデータ記憶部に楽曲の演奏に関するデータを蓄ひ蓄ひ手取と、再生すべき区間を指定する区間指定手段と、この区間指定手段によつて指定された区間に対応する情報を記憶する区間情報記憶部と、この区間情報記憶部に記憶されている情報に基づいて前記区間指定手段により指定された区間の演奏に関するデータを前記データ記憶部から読出す読出し手段と、この読出し手段によつて読出されたデータを再生する再生手段とを各々設け、楽曲中の希望する各区間に対応する情報(区間情報; 例えばフ

レーズ番号)を記憶させた場合、この記憶された区間情報に従つて、希望する区間が再生(すなわち演奏発生あるいは押鍵指示)されるようにしたので、練習者は例えば希望するフレーズだけを繰返し再生させることができるから、これにより極めて効果的に練習を行なうことができ、また複数のフレーズをフレーズ単位で任意に組合わせて楽曲再生を行なうことができるから、これにより楽曲を違った感じで楽しむことができる。またこの発明によれば前記書き込み手段を予めフレーズ番号が記載された楽譜であつて前記楽譜に表わされた前記楽曲の演奏に関するデータおよび前記楽曲の各フレーズのフレーズ番号に関するデータが各々記録された楽譜と、この楽譜に記録されているデータを読取ると共にこの読取つたデータを前記データ記憶部に書き込むデータ入力手段とから構成すれば、楽譜を見ながら極めて容易に希望するフレーズの指定を行なうことも可能になる。

#### 4. 図面の簡単な説明

第1図は、この発明を電子オルガンに適用した

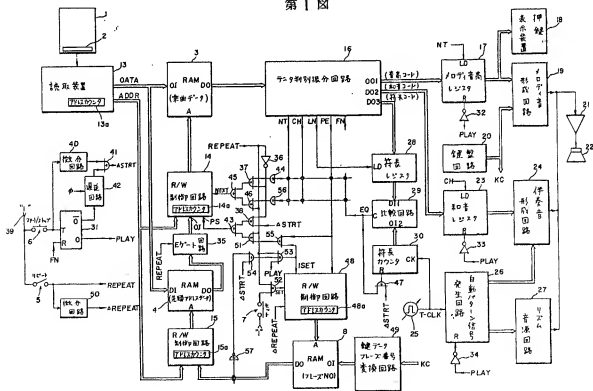
場合の一実施例の構成を示すブロック図、第2図は同実施例において用いられる楽譜を示す図、第3図は同実施例における楽曲データ、先頭アドレスデータの記録フォーマットを示す図、第4図は同実施例におけるRAM3、4、8のデータ記憶状況を示す図、第5図は同実施例における鍵盤部を示す図である。

1……楽譜、2……磁気テープ、3、4、8……RAM、9……鍵盤、10、11……鍵(キー)、12……ランプ、14、15、48……R/W制御回路、16……データ判別区分回路、17……メロディ音高レジスタ、18……押鍵発生装置、19……メロディ音形成回路、20……鍵盤回路、23……和音レジスタ、28……符長レジスタ、29……比較回路、30……符長カウンタ、49……鍵データフレーズ番号変換回路。

出願人 日本楽器製造株式会社

代理人 井理士 池 賀 正 成

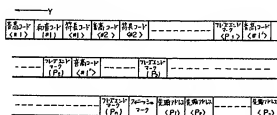
第1図



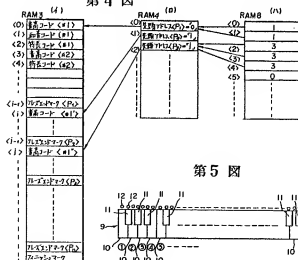
第2図

第2図は、楽曲「聖者の行進 When the Saints Go Marching In」の楽譜の一部を示している。楽譜は5行の五線譜で構成されており、各行には音符、リズム記号、および和音記号（F, C7, Dm, B7, F7, Bb, Am, A7, Bb, C7, F7, Bb, Bbm, Am, A7, Bb, C7, F7）が記されている。楽譜の上部には「Swing」のテンポマークと「7/16の拍子」の拍子記号が示されている。楽譜の下部には、2つの空欄のボックスがあり、それぞれ「1」と「2」の番号が記されている。

第3図



第4図



第5図